

Logique combinatoire — Introduction et portes logiques

Marc Tuloup

LVH MP*/MPI* 2025-2026

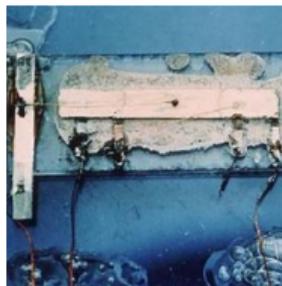
22 septembre 2025

Plan

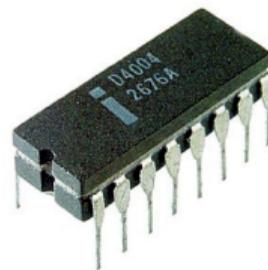
- 1 Introduction
- 2 Signaux logiques
- 3 Interrupteur commandé
- 4 Portes logiques de base
- 5 Universalité et synthèse

Un peu d'histoire

- Omniprésence de l'information numérique autour de nous ;
- Invention du transistor (Bardeen, Shockley, Brattain) 1947, PN 1957 ;
- Circuit intégré 1958 (expérimental pour montrer la faisabilité) : oscillateur astable, germanium... ;
- Premier processeur 1971 (Intel 4004 à 4 bits avec 2300 transistors) ;
- Le futur : ordinateur quantique



Premier circuit intégré (Jack Kilby, 1958)



Intel 4004, premier microprocesseur (1971)

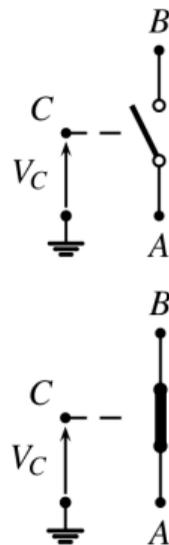
Définition

Un **signal logique** prend deux valeurs : **0** (niveau bas) et **1** (niveau haut). En électronique, on associe ces niveaux à des tensions : 0 V et $V_{dd} > 0$.

- Seuils de décision : $V_{sb} < V_{sh}$, avec $V < V_{sb} \Rightarrow 0$, $V > V_{sh} \Rightarrow 1$.
- Logique *positive* (convention usuelle) et *négative* (inversée).
- Temps de commutation non nul (quelques ns) — ignoré en logique *combinatoire*.

Interrupteur commandé par une tension

- Composant à 3 bornes (A,B,C) se comportant comme un **interrupteur A–B** commandé par V_C .
- Deux types : *normalement ouvert* (NO) et *normalement fermé* (NF) selon l'état de V_C .
- Impédance d'entrée souvent très grande sur la borne de commande (pas de courant sur C).

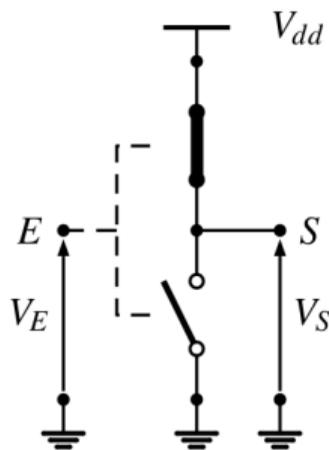


en haut type NO, en bas type NF

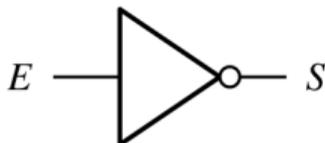
Conventions et notations

- Notation booléenne : \bar{A} (NON), $A + B$ (OU), $A \cdot B$ (ET), $A \oplus B$ (OU exclusif).
- Symboles **US** et **IEC** coexistent.
- **Lois de De Morgan** : $\overline{A \cdot B} = \bar{A} + \bar{B}$, $\overline{A + B} = \bar{A} \cdot \bar{B}$.

Porte NOT (inverseur)



a)

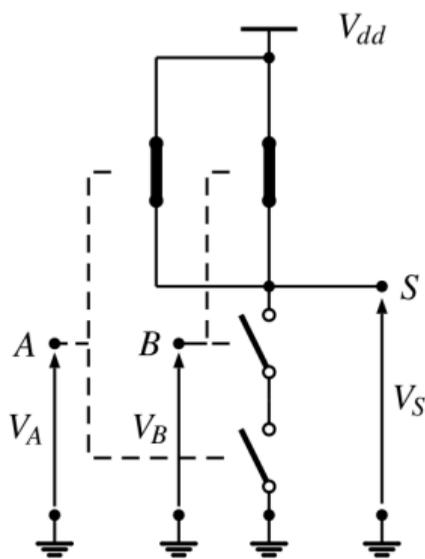


b)

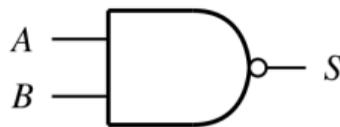
E	$S = \bar{E}$
0	1
1	0

Figure 6.2 – Porte NOT ($S = \bar{E}$) : a) réalisation avec des interrupteurs commandés ;
b) symboles européen (en haut) et américain (en bas).

Porte NAND (NON-ET) — porte universelle



$$S = \overline{A \cdot B}$$



A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

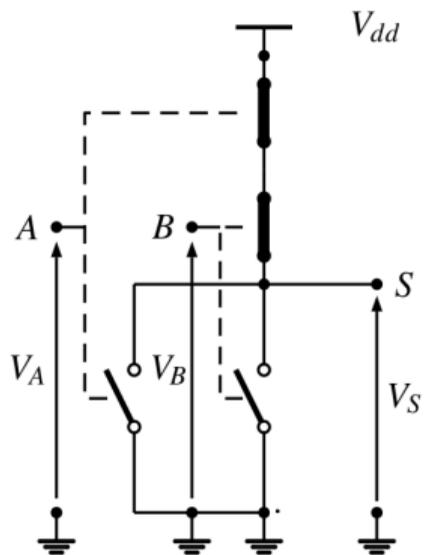
Inverseur avec une NAND

Connecter les deux entrées :
 $S = \overline{A}$.

Universalité

La porte NAND est une porte universelle (cf. cours info).

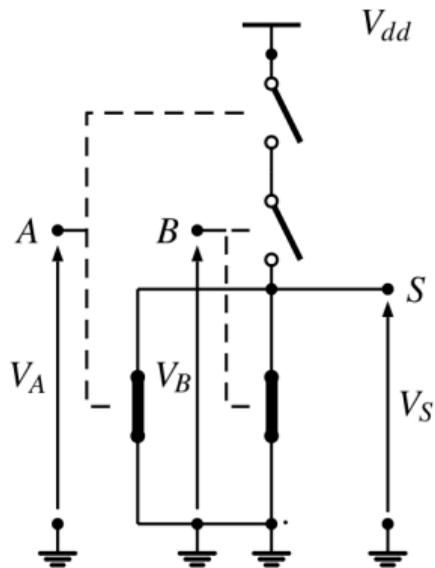
Porte NOR (NON-OU) — porte universelle



A	B	S
0	0	1
0	1	0
1	0	0
1	1	0

$$S = \overline{(A + B)}$$

Porte AND (ET)



$$S = A \cdot B = \overline{\overline{A + B}}$$

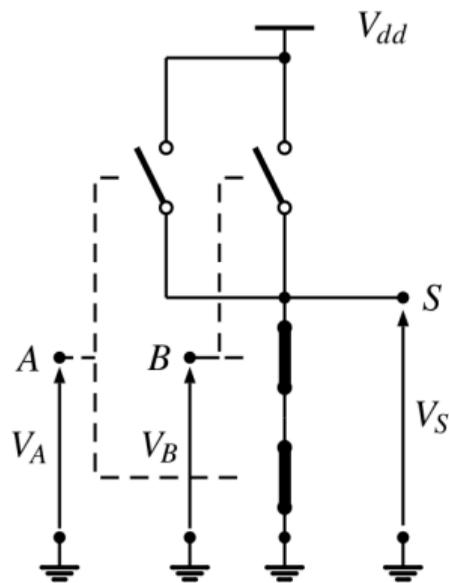


A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

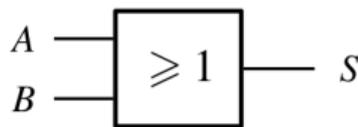
Deux réalisations typiques

- Déduite de NOR en échangeant type d'interrupteur (De Morgan).
- NAND suivie d'un inverseur (avantage énergétique en CMOS).

Porte OR (OU)



$$S = A + B = \overline{(\overline{A} \cdot \overline{B})}$$



A	B	S
0	0	0
0	1	1
1	0	1
1	1	1

Remarques

- Déduite de NAND en échangeant type d'interrupteur (De Morgan).
- Symbole européen : sortie à 1 si la somme des entrées ≥ 1

Généralisation : portes à n entrées

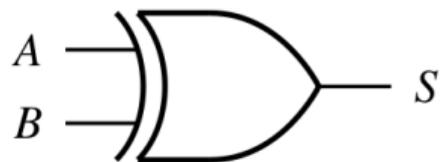
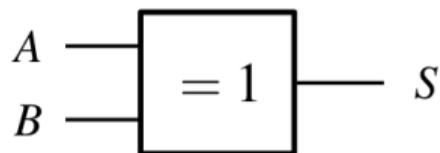
Généralisation

- **AND _{n}** : sortie 1 ssi toutes les entrées sont à 1 ($S = A_1 \cdot A_2 \cdots A_n$, symbole &)
- **OR _{n}** : sortie 1 ssi au moins une entrée est à 1. ($S = A_1 + A_2 \cdots + A_n$, symbole ≥ 1)
- **NAND _{n}** : sortie 1 ssi au moins une entrée est à 0.
- **NOR _{n}** : sortie 1 ssi toutes les entrées sont à 0.

Réalisation

- À partir de $2n$ interrupteurs
- À partir de portes logiques à deux entrées (nombreux schémas possibles)

Porte XOR (OU exclusif)



$$A \oplus B = (A + B) \cdot \overline{(A \cdot B)} = (A \cdot \bar{B}) + (\bar{A} \cdot B).$$

A	B	$S = A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

- Avec **NAND** seul :

$$\bar{A} = A \text{ NAND } A,$$

$$A \cdot B = \overline{(A \text{ NAND } B)}, \text{ donc on sait faire}$$

$$A + B = \overline{\bar{A} \cdot \bar{B}}, \text{ idem !.}$$

- Idem avec **NOR** (par dualité de De Morgan).

Formes canoniques et simplification : pour la culture HS!!

- Écriture des formules logiques en **SOP** (Somme de Produits) ou **POS** (Produit de Sommes).
- Cf. FNC et FND du programme d'info.
- Simplification par algèbre de Boole (absorption, idempotence, etc.).
- Carte de Karnaugh.